

Cicorグループ Reinhardt Microtech社ご紹介

Cicor 薄膜製品群の強み

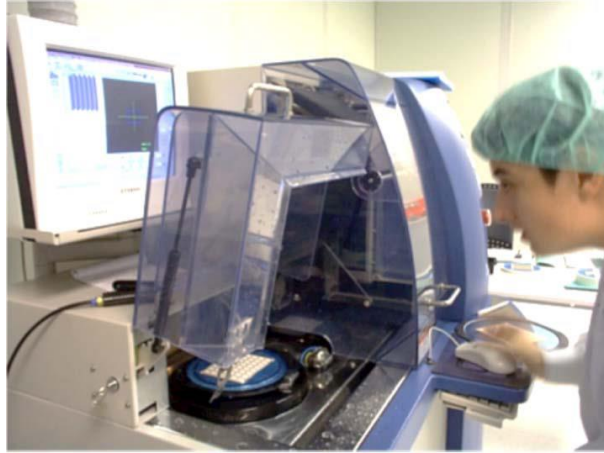
2023年7月

株式会社AMT

本資料の趣旨

- Cicor社は高精細、高品質、高い技術の薄膜基板製品を提供しています（グループ企業Reinhardt Microtech社にて）
- 現時点で日本国内の薄膜基板製造メーカーとの詳細な技術比較はできていませんが、AMTの考えるCicor社の強みを本資料でまとめてみました
- 御社でお取引されている薄膜基板製造メーカーをお教えいただければ、Cicor社にて競合分析をさせていただければと思います

薄膜製造装置 (Cicorグループ Reinhardt Microtech社)



薄膜製造装置 (Cicorグループ Reinhardt Microtech社)



Cicorの薄膜回路基板

Cicorグループ Reinhardt Microtech社

■ 先進的な製造プロセス

- ほとんどの製造プロセスがクリーンルーム内で対応可能
- セミ・アディティブ工法、スパッタリング、めっき、リソグラフィ、エッチング、機械的成形に対応

■ パネルサイズ: 2×2～6×6平方インチ 正方形と円形形状

■ 単一チップで1×1mm以下から10×10cm まで対応

■ 対応可能サブストレータ材質

- セラミックス (Al_2O_3 、 AlN)、ガラス、フェライト、高分子 (ポリマー) 箔 (ポリイミド、LCP、PDMS)

Al_2O_3 : 酸化アルミニウム (強度・熱伝導性・絶縁性に優れる)

AlN : アルミナ／窒化アルミニウム (高熱伝導基板用材料)

LCP: Liquid Crystal Polymer; 液晶ポリマ (低誘電率、高周波特性が良好)

PDMS: polydimethylsiloxane; ジメチルポリシロキサン (化学的に安定でヘルスケアや医療に利用可能)

Cicorの薄膜回路基板

Cicorグループ Reinhardt Microtech社

■ 代表的な製品

- LEDやレーザなどのサブマウント、電力用部品、高周波回路、フレキシ基板（インプラント、センサ用基材）

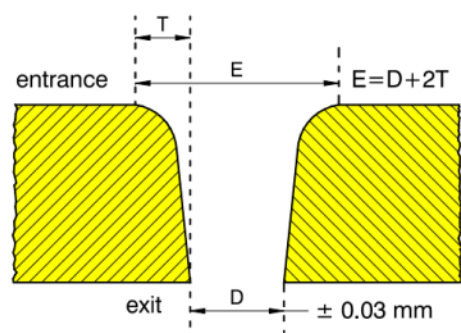
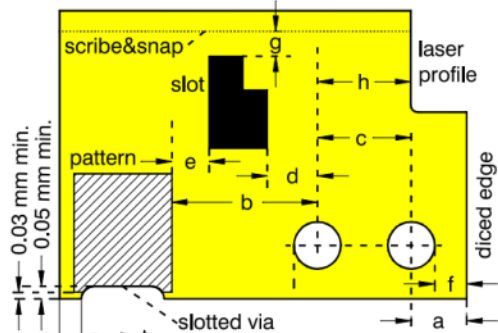
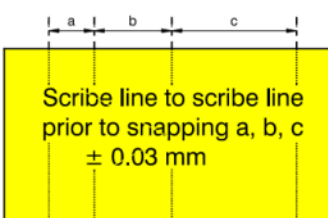
■ 技術的長所・短所

- 導体寸法は10 μ m（ピッチ30 μ m）の微細度
- サブストレートやコーティング材料の選択に優れた柔軟性がある（スパッタリングも可能）
- プリント基板より高価、プリント基板ほど生産キャパの柔軟性はない
- 柔軟性かつ伸縮可能な（ウェアラブル）ライフスタイル用センサなどの最新アプリケーションに応用可能
- 医療用（生体適合性）アプリケーションに応用可能

薄膜基板の仕様例

Cicorグループ Reinhardt Microtech社

- Al_2O_3 , AlNサブストレートは厚さ5mil～50mil(公差 $\pm 2\text{mil}$ 、選別で $\pm 1\text{mil}$)
- 抵抗層(スパッタ)を形成可能。20 Ω ～2k Ω (材質による)
 - 絶対温度係数 $\pm 15 \sim -140\text{ppm}/^\circ\text{C}$ 各種(材質による)、トラッキング温度係数2～10ppm以下(同)
 - レーザトリムが可能
- サブストレート・レーザ加工

Typical values	Laser Cut Exit Diameter D [μm]			Laser Cut Tolerances [μm]		Laser Scribe & Snap [mm]			
Substrate thickness t	Standard	Advanced	Taper T Max. 10% of substrate thickness	cuts done after patterning are not metallized		Substrate Dimension	Min. Tol.		
				cuts before pattern a, b, e, f				cuts after pattern ¹⁾ and all cut to cut	
				± 50					± 30
0.005"	150	100	2 x 2			+0.10 / -0.05			
0.010"	150	100	3 x 3						
0.015"	200	150	4 x 4	+0.15 / -0.05					
0.025"	200	150	4 x 4						
						Laser scribe depth 30-50%  Pulse spacing 0.15±0.025 mm			

薄膜基板の仕様例(つづき)

Cicorグループ Reinhardt Microtech社

- パターニング(10umのL/Sが可能)

LINEWIDTH AND SPACING

Typical values (μm)	Resistor and conductor		Metallization around vias ³⁾		Conductor size tolerances		
	Standard	Advanced	Standard	Advanced	≥ 500μm	Standard	Advanced
Ceramics as fired	30	10	100	50	± 10	± 5	± 3
Glass & polished ceramics	20						
Si Wafer							

3) via size differences on front and back side to be taken into account

CHIP SIZE AND PATTERN ALIGNMENT ⁴⁾

Typical values (μm)	Chip size tolerances		Pattern pullback A-side		Pattern pullback B-side		Alignment A to B pattern	
	Standard	Advanced	Standard	Advanced	Standard	Advanced	Standard	Advanced
Ceramics as fired	±50	±25	50±50	25±25	75±75	50±50	±50	±25
Glass & polished ceramics								
Si Wafer								

4) chip size to be designed on a 5μm grid, minimum chip size 0,5 x 0,5 mm

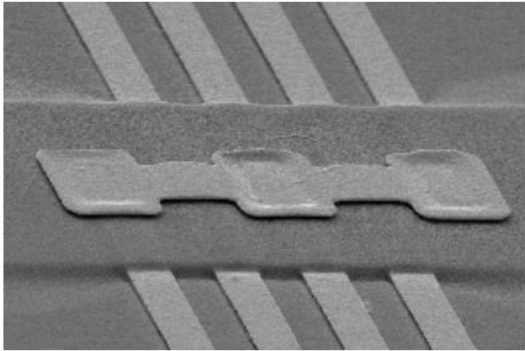
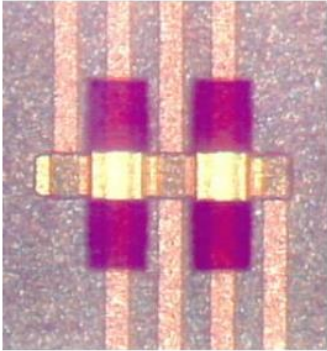
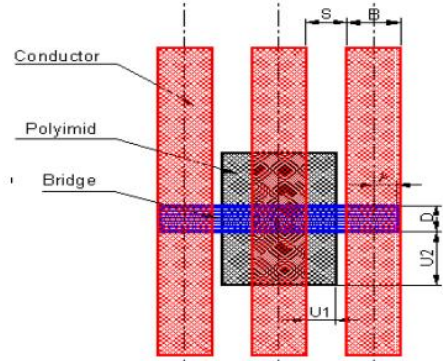
- 詳細はCicor社発行のTechnical Specificationシート
(Design rule記載)をご覧ください

先進的な技術 1)

ポリイミド・サポート・ブリッジ

POLYIMIDE SUPPORTED BRIDGES

Materials and Properties		Dimensions and Tolerances	
Conductor	Au	Length (min.)	60 μm
Support	Polyimide	Width (min.)	35 μm
Coupler line (min.)	20 μm	Height	~ polyimide thickness
Coupler space (min.)	20 μm	Thickness	5 – 10 μm
		Polyimide thickness	3 – 5 μm

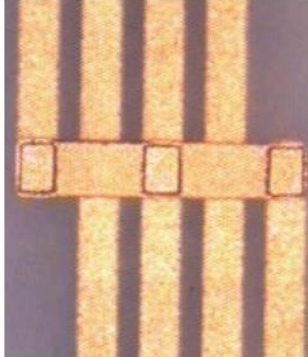




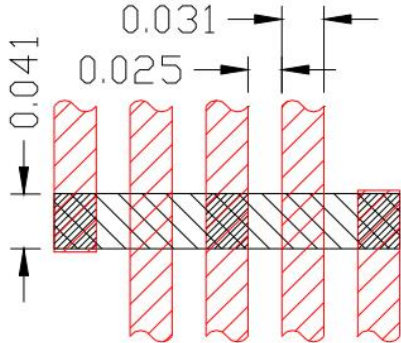
先進的な技術 2)

エアー・ブリッジ

AIR BRIDGES

Materials and Properties		Dimensions and Tolerances	
Conductor	Au	Aspect Ratio L:W (max.)	6:1 (unsupported area)
Coupler line (min.)	25 μm	Bridge Width (minimum)	40 μm
Coupler space (min.)	25 μm	Bridge Length (minimum)	75 μm
Height	10 – 15 μm	Thickness	8 $\mu\text{m} \pm 30\%$

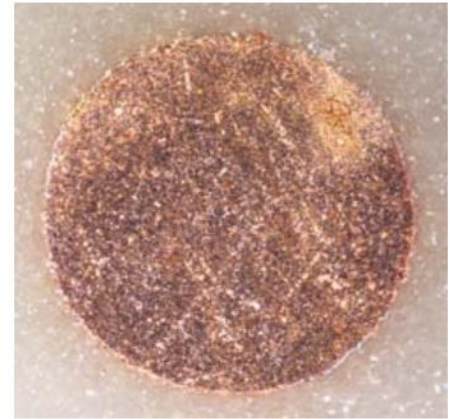
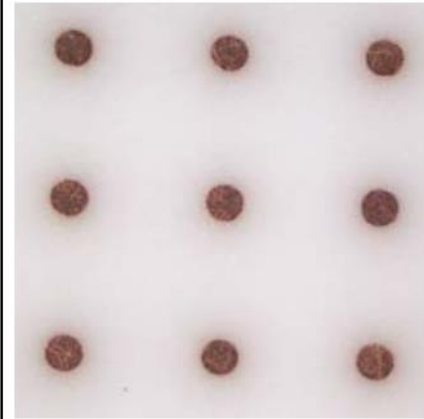
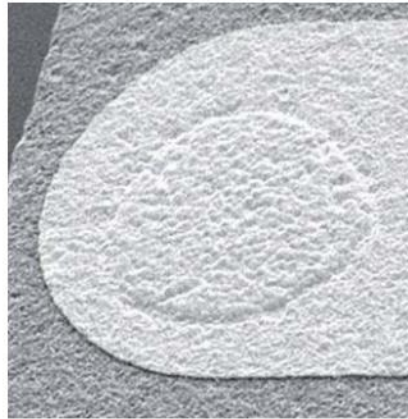
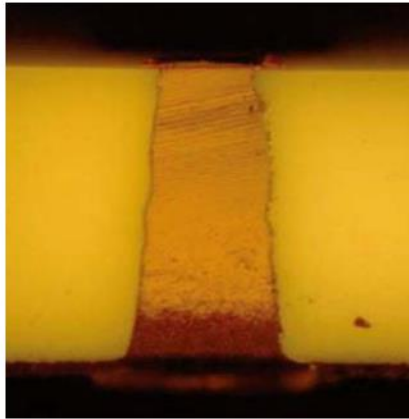


先進的な技術 3)

フィルド・ビア：層間の熱的、電氣的なより良好な伝導性の確保

FILLED VIAS - for better thermal and electrical conductivity front to back side

Materials and Properties		Dimensions and Tolerances	
Substrate	Alumina Al_2O_3 - 99,6%, ALN	Surface Finish	Polished, $\text{Ra} < 0,1 \mu\text{m}$
Thickness	0.010" and 0.015"	Via diameter (front side)	150 or 200 μm
Conductive Layer	Barrier Layer + Au or Cu		
Resistive Layer	NiCr or Ta_2N , 50 Ohm/sq. typical	Metallization around via	hole diameter + 100 μm
Fill Material	Solid Cu	Via to via pitch	hole diameter + substrate thickne
Via electrical resistance	n/a	Via to via tolerance	$\pm 30 \mu\text{m}$
Via Thermal Conductivity	380W/m ² K typical	Via diameter tolerance	$\pm 30\mu\text{m}$



先進的な技術 4)

ポリイミド埋め込みビア: 層間の半田流れを防止

PI-FILLED VIAS – as soldering barrier from back to front side

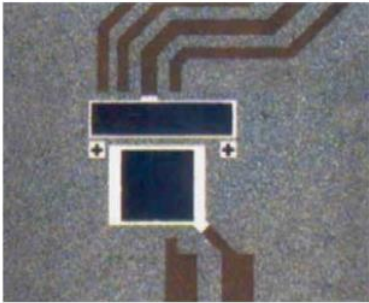
Materials and Properties		Dimensions and Tolerances			
Filling	Polyimide	Substrate thickness T [inch]	Exit Diameter D [mm]		
Curing	200°C		Minimum	Standard	Maximum
Exposure to heat	300°C / 5 Min.	0,005 to 0,010	100	150	200
Soldering temperature	240 °C	0,015 to 0,025	150	200	250

		$H = \text{max. } 10\mu\text{m}$ $W = \text{max. } 30\mu\text{m}$
front side	back side	

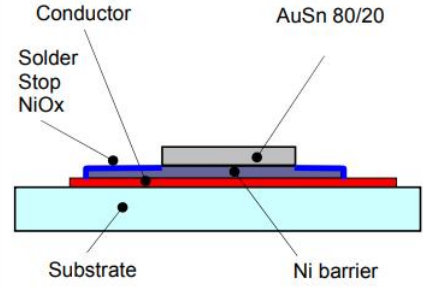
先進的な技術 5) その他

EVAPORATED SOLDER PADS (AuSn or Sn) – for flux free soldering in optoelectronics

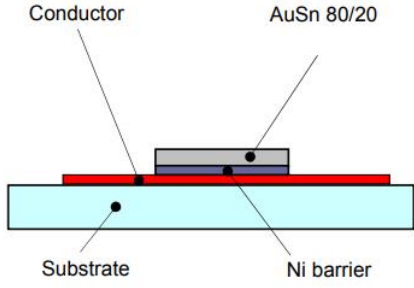
Materials and Properties		Dimensions and Tolerances	
Eutectic solder	Au (80%)+Sn (20%)	AuSn deposited thickness	5.2 μm $\pm$ 25%
Soldering temperature	300 – 320 °C	Pad size tolerance	$\pm$ 5 μm
Solder	Sn	Pad size (min.)	60 μm
Soldering temperature	240 °C	Pitch (min.)	80 μm



with solder stop

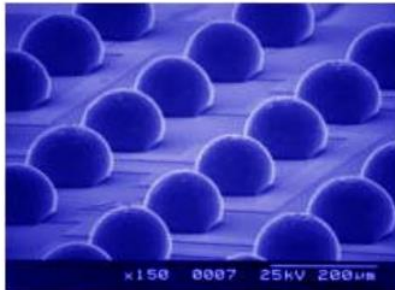


without solder stop

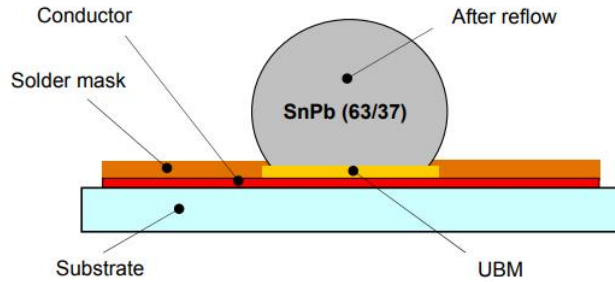


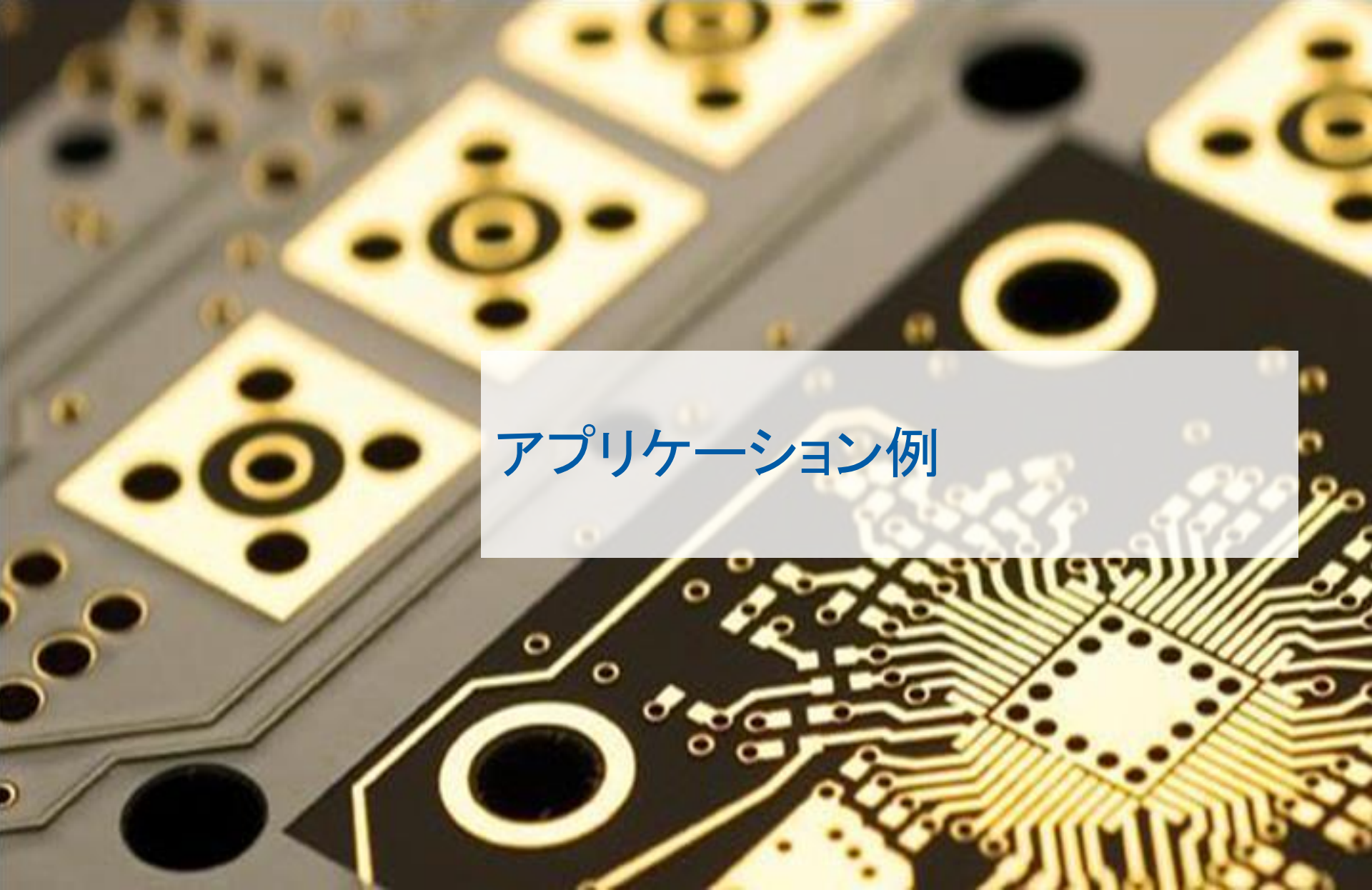
LASER REFLOWED SOLDER BUMPS (SnPb) – for flip chip soldering in microelectronics

Materials and Properties		Dimensions and Tolerances	
Eutectic solder	Sn (63%)+Pb (37%)	Pad size (diameter)	min. 50 / up to 500 μm
Soldering temperature	220 - 240 °C	Bump height (reflowed)	min. 95 / up to 680 μm
Underbump metallisation	UBM suitable for soldering	Pitch (min.)	200 μm / up to 1000 μm



Solder Bumping



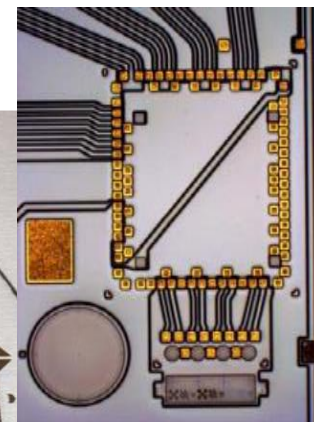
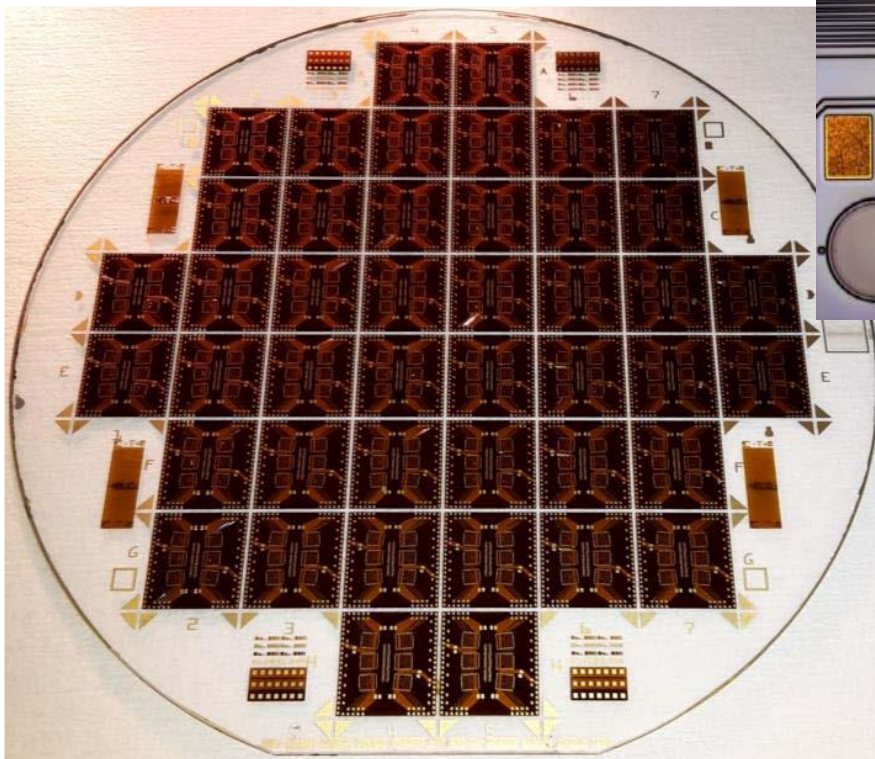
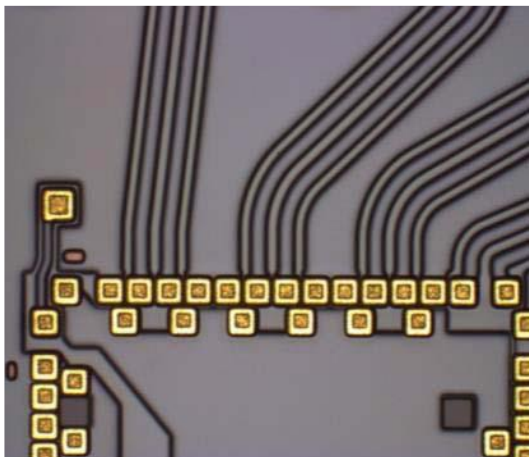
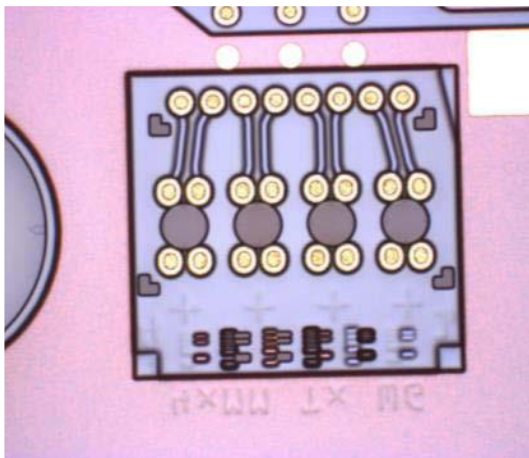


アプリケーション例

100ギガビット光データリンク(高周波)

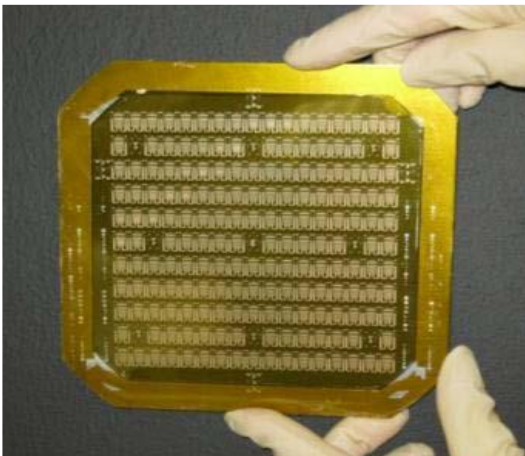
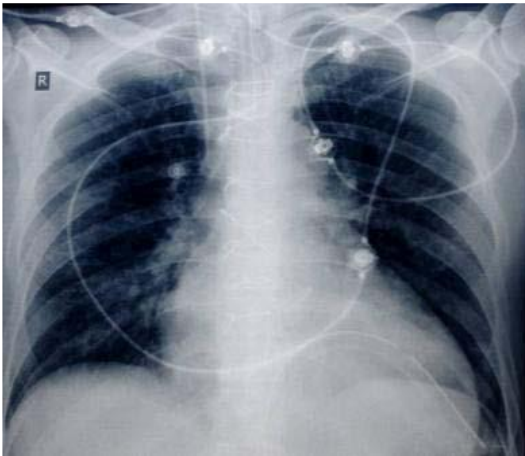
光ネットワーク大手OEM向け

- 高精細多層構造をガラス・ウエハ上に形成



超音波カテーテル(医療)

医療用イメージング大手OEM向け



- カプトン(ポリイミド)フレキシ基板(厚さ12.5 μ m)
 - カプトンはデュポンのポリイミド・フィルムの商品名
- 高精細パターン、最小15 μ mのライン&スペース
- はんだ流出防止パターン
- 後工程のためフレーム上で製造

製造技術開発:顧客からWangsサイトおよびUlmサイトで大量生産の認証取得

ブドウ糖センサ用フレキ

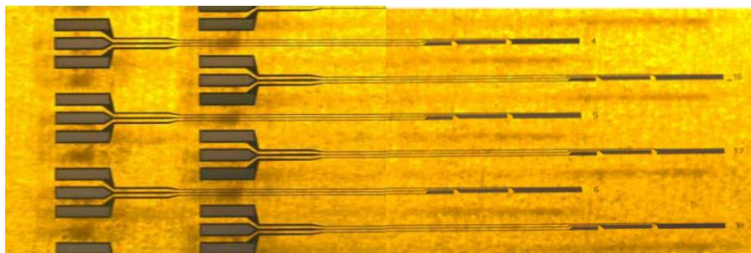
医療大手OEM向け



- ポリイミド・フレキシブル回路
- 運搬用基材からリリース可能
- 特別な製造プロセス・フロー

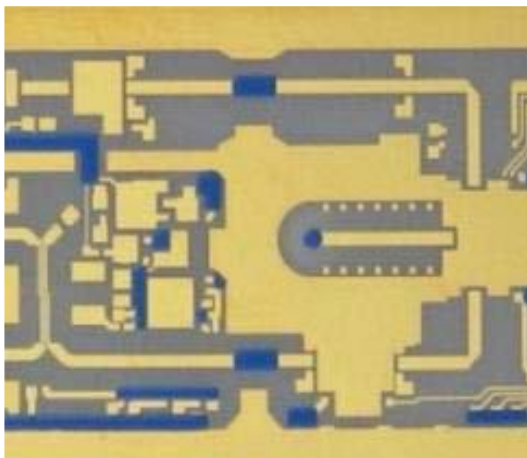


製造技術開発

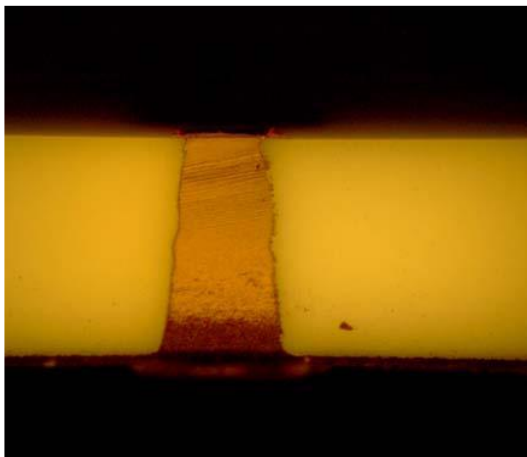


フィルド・ビア送受信モジュール(高周波)

航空宇宙大手OEM向け開発および製造

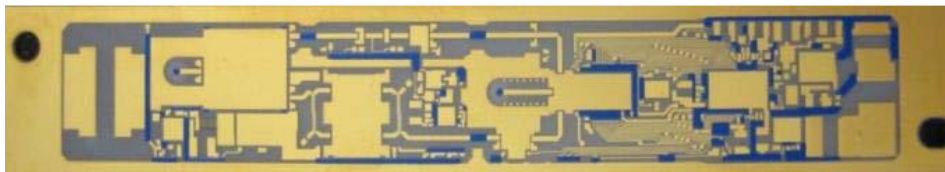


- AlN(窒化アルミニウム)ベース材
- フィルタ、カプラ、抵抗が形成された薄膜回路
- フィルド・ビアでサーマル・マネジメントが可能



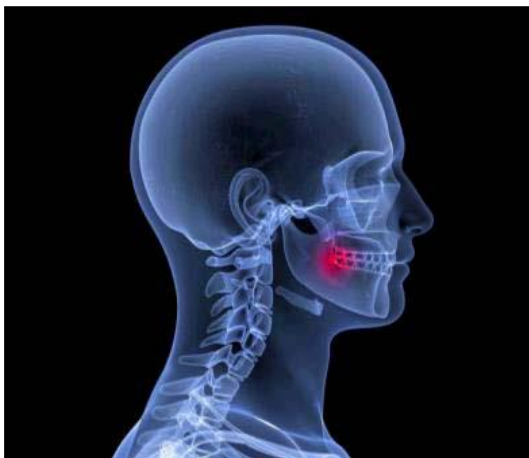
製造技術開発と最適化

WangsサイトとUlmサイトでの量産への段階的移行が可能



睡眠無呼吸抑制インプラント

開発と小ロット製造



- LCP(液晶ポリマー)基材
- 厚いCu層(35 μ m)
- フレキシ基板の穴あけ加工



製造技術開発

回路の清浄度や品質に関する特別な要求に対応

ご清聴ありがとうございました

Cicor社日本総代理店

株式会社AMT

本社 〒630-8014 奈良県奈良市四条大路4-1-17

TEL:0742-30-0070 FAX:0742-30-0200

川崎営業所／技術センター 〒213-0012 神奈川県川崎市高津区坂戸3-2-1
KSP西棟3階 300F号室

TEL:044-820-8500 FAX:044-813-3882

<http://www.ad-mtech.com/>

