

# 「Technology for Medical Human Implants, Vision Chip on Thin-film Multilayer」

## 「医療用ヒューマン・インプラント・テクノロジー、 薄膜多層板に搭載されたビジョン・チップ」

### 【要 旨】

電気回路の複雑さが増大している近年において、「インターフェース用」の薄膜サブストレート（訳注：サブストレートとは、平面的な電子回路を形成するための基材となる基板を意味する）の需要が伸びてきている。そのようなサブストレートは、集積回路と周辺装置（例えばアンプや信号処理ユニットなど）との間を接続するという、重要な機能を提供している。

考えられる用途として、電気的な再ルーテング機能を実現するためのレーザ・サブ・マウントや、さらに高度な用途として医療やインプラントの分野がある。いっぽう従来の薄膜多層板は、そのほとんどが硬質なセラミック・サブストレート（酸化アルミや窒化アルミ）で実現されていたが、医療用途では「回路の柔軟性が必要」という非常に難しい課題がある。これらの用途では、アセンブリの生体適合性や取り扱いなどが重要なポイントとなる。

本稿では、リジッド構造（訳注 Rigid；曲がらない硬質構造を指す）とフレキ構造（訳注 Flexible；曲がる柔軟構造を指す）の両面において、薄膜多層板製造での複数の一般的側面を示し、また医療用途における他のシステムとは異なる、その用途で生じたり必要とされるだろう要求についても述べる。

また特に本稿では、網膜インプラント用途に焦点を当てて解説する。これは Ulm 大学が開発した、ビジョン・チップとフレキ薄膜多層板とを組み合わせ、盲目な人の視力、少なくともその一部を回復させるための人体用医療インプラントである。このイ

ンプラント・チップにおけるとても大きな課題は、低い供給電圧かつ直流成分が無い外部電源供給方式である。

ビジョン・チップ自体は、フォト・センサと電極駆動回路からなる 40×40 ピクセル（画素）アレイで、消費電力低減と視覚認知の空間分解能の向上のため、順番にアドレスリング（呼び出し）される。これにより長時間動作や、周辺部への化学的影響度の最小化が保証されることとなる。

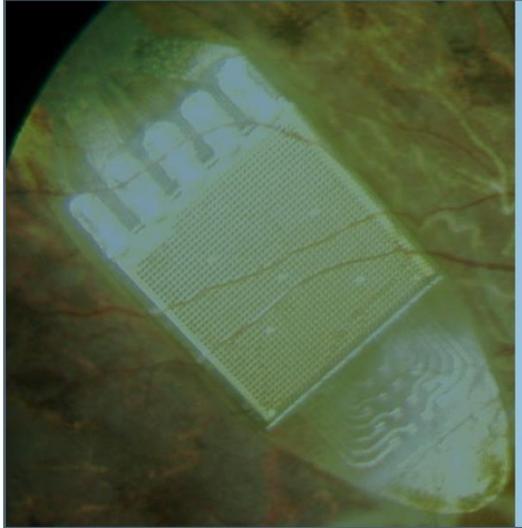
## 1. はじめに

ここまで数年間、Reinhardt Microtech 社が新たな知見を獲得してきた多層サブストレートの製造技術において、多層回路構造でのリジッド・サブストレートからフレキシブル・サブストレートへの変遷は、やや小規模なものであった。初期においては、網膜インプラントの実用化を目指した最初の製品が開発され、その技術が機能するかの原理的な点を研究していた。

網膜インプラントの目的は、盲目な人の視力、少なくともその一部を回復させるための機能を提供することである。残念なことに、現時点でもこの網膜インプラントは、全ての人への万能な施術方法ではない。ここで論じているインプラントは、網膜色素変性症の患者だけを助けられるだけである。

網膜色素変性症は外側網膜の進行性疾患であり、最終的に完全な盲目に陥る。しかし内側網膜の一部はまだ損傷がないので、この内側の神経系統を電氣的に励起し刺激することにより、盲目患者の光の感覚を引き出せることがわかった [1]。いわゆる「網膜下インプラント」（本稿で示すもの）により、損傷のない網膜が刺激され、眼球の他の部分の「自然な」経路と視覚システムをまだ活用することができる。

最初の予備臨床研究が実施され、患者 10 人の詳細なデータ分析の結果、網膜下スペースに埋め込まれる従来の CMOS チップの再設計が行われることになった。



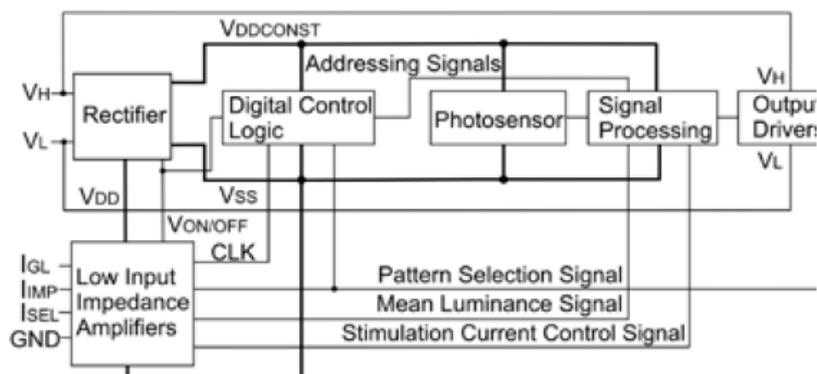
【図 1】  
埋め込まれた網膜インプラントの人間の目の  
光学写真

図 1 は最初の予備臨床研究で埋め込まれた CMOS チップの光学写真である。ここではチップそのものと、付随するフレキ・サブストレートとの接合状態を明確に確認することができる。

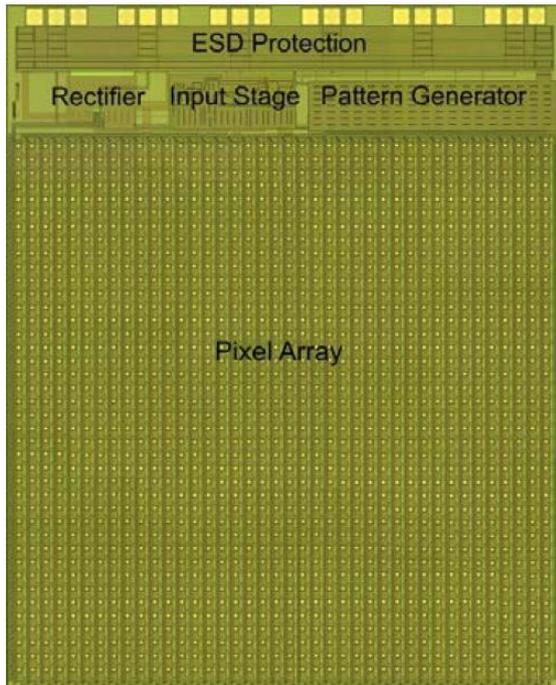
## 2. CMOS ビジョン・チップ

この最新のチップは、最初の研究成果に基づき設計されたもので、対称な $\pm 2V$ の供給電圧（訳注：交流 $\pm 2V$ という意味）で動作し、長期間の有線動作実現のため直流成分が不要な信号端子を持つ。40×40 ピクセルには、フォト・ダイオードやアンプ、制御ロジックと電極駆動回路が組み込まれ、消費電力低減と視覚認知の空間分解能の向上のため、順番にアドレッシング（呼び出し）される。パッド数は 6 までに限定される。3×3.5 mm<sup>2</sup>で設計されたチップは、0.35  $\mu\text{m}$  CMOS プロセス技術で製造された[2]。

このシリコン・チップのブロック図を図 2 に示す。このチップには 6 個の入力パッドがあり、それらのパッドは供給ボックスに接続される必要がある。



【図 2】  
網膜チップのブロック図



【図 3】  
CMOS ビジョン・チップの視覚的イメージ  
(フォト・ダイオード・アレイと入出力電気回路)

$V_H$ ,  $V_L$ , GND 電位を供給するため、3本の電源供給端子が使用される。他の3本の端子は、制御信号  $I_{GL}$ ,  $I_{IMP}$ ,  $I_{SEL}$  を与えるために用意されている。チップ内では外部からの交流供給  $V_H$  と  $V_L$  により、ダイオードで内部直流電源  $V_{DDCONST}$  と  $V_{SS}$  を生成する。3本の制御信号（光度リファレンス・レベル  $I_{GL}$ 、励起タイミングと振幅制限  $I_{IMP}$ 、動作モード  $I_{SEL}$ ）はチップの機能を制御するために必要なものである。

外部から供給される制御用電流を内部の制御用電圧に変換するため、複数の低入力インピーダンスのアンプが用いられている。入力電圧は 300mV 以下に制限(クランプ)される。

チップ上の各々のピクセルは、フォト・ダイオード、アンプ、出力電極駆動回路から構成されている。消費電力を低減するため、これらのピクセルはデジタル制御ロジック回路により順番にアドレッシング(呼び出し)される。フォト・ダイオード電流は標準的な対数型フォト・センサで読みだされる。このフォト・センサは、光量の瞬時変化と人間の光度認識に対応するため、最高レベルのダイナミック・レンジを有している。

各々の差動アンプ入力は、直近のフォト・ダイオード出力に接続されており、輝度信号が得られる。差動アンプのバイアス電流は  $I_{IMP}$  で決定される。差動アンプの直流出力信号は出力駆動回路により励起信号として両極性の交流信号へ変換される。駆動回路出力は TiN 励起電極に接続され、同電極が視覚神経層を励起し刺激する。図 3 は CMOS ビジョン・チップの主要な部分の視覚的イメージである。電気回路の詳細な動作原理は [2] に記載されている。

### 3. 薄膜多層サブストレート

長年そうだったように、そしていまだに現代の薄膜技術は、広く知られているプリント基板技術分野と、半導体回路・デバイス技術の中間に位置している。この薄膜技術は、微細なパターン形成（最小 10  $\mu\text{m}$  ライン&スペース）と、任意のサブストレート材料をほぼ思いのままに使える能力を有している。プリント基板技術と比べアドバンテージは明白である。プリント基板技術では決して実現できないであろう CMOS 半導体回路に近い高精細度レベルが実現できるということである。

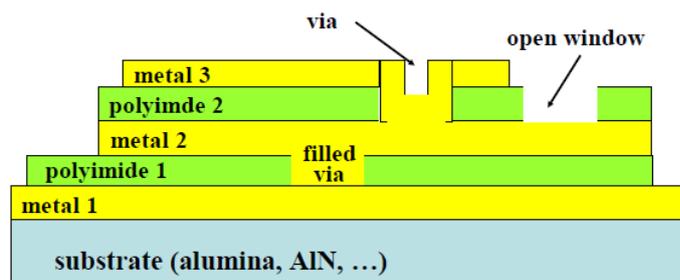
薄膜製品の主な用途は、高周波回路の分野（例えば送受信モジュール）、半導体デバイス用の直流電源分岐やサブ・マウント等である。薄膜サブストレートを用いて、さまざまな放熱対策ソリューションが開発され、従来技術との比較がこれまでも集中的に紹介されている [3, 4, 5]。

特に光学用デバイスのサブ・マウント分野においては、ここ数年でかなりのソリューション例の増加がみられる。ここでは放熱対策における要求（このような用途では、普通は厚い Cu（銅）が重要な役割を果たしている）や、「外界」との接続のために必要な相対的に高いピン・カウント（端子数）の要求が、主な相違点と考えられる。2 番目の要求では、目的とする接続性を複数の回路部品間で実現するため、複数のメタル層が必要となるという点がある。

#### 3.1 リジッド多層板

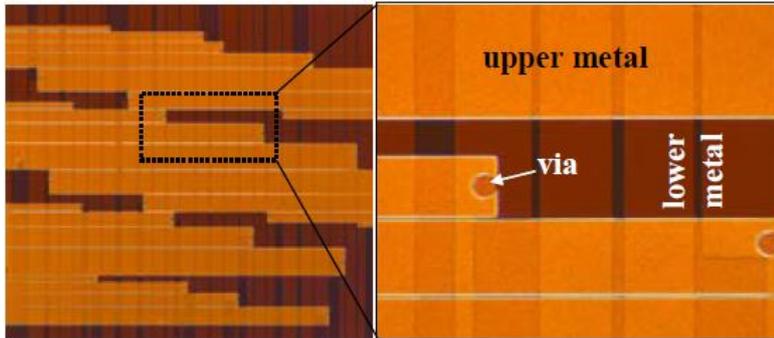
上記のような回路需要の増大のため、Reinhardt Microtech 社はその需要に対応する多層サブストレートの生産技術開発を始めている。図 4 は薄膜技術によるリジッド多層回路の断面図である。

一般的にリジッド多層回路では、サブストレート上に直接構成されるベース層のメタル形成から始まる。この場合、熱特性改善のためサブストレート材料はガラス、アルミナ、シリコン、窒化アルミが良好といえる。顧客要求や必要な電流供給能力のため、積層した複数のメタル層として、単純にスパッタリングされたメタル層、あるいは電気メッキにより強化されたメタル層が用いられる。



【図 4】  
薄膜技術によるリジッド多層サブストレートの断面回路図  
(メタル層 3 層、絶縁層 2 層、ベースのサブストレート)

多くの人々がもつ、CMOS 半導体製造から知り得ている知識は、例えば CVD (Chemical Vapor Deposition) によって酸化シリコン、酸窒化物あるいは同様な物質から、蒸着された絶縁層を形成できるというものである。しかし反対にこれらの物質は、薄膜製造においては一般的に使用できない。特に電気メッキで形成されたメタル・パターンを用いた場合、なんらかの平坦化と被覆機能が必要である。このため十分な厚さで堆積形成できるポリイミド絶縁体がよく選ばれる材料となる。



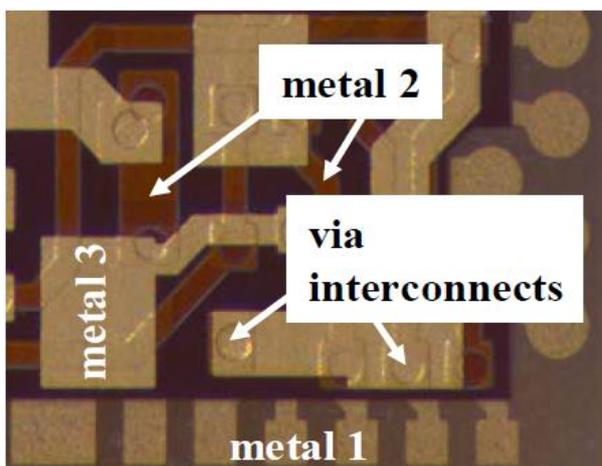
【図 5】

メタル層 2 層、絶縁層 1 層の試験用サブストレート

(左側は全体図、右側はメタル・パターンとビアの詳細図。ブラウンに見える層はポリイミド絶縁体)

図 5 はメタル 2 層の多層チップの試験用サブストレートである。電気メッキされた Au (金) メタル層の 2 層は、ポリイミド絶縁層で分離されている。2 層間の電氣的接続は、メタル層間に形成される内部接続用ピア (訳注：メタル層間の電氣的接続孔) で実現される。

絶縁層でのビアの穴あけ (穿孔) には、複数の方法をとることが可能である。例えばレーザー・ドリルは、セラミック・サブストレートにおけるビア形成で十分に実績のある工法である。他には感光性ポリイミドを使用した、フォトリソグラフィによるビア形成工法がある。もしこれらが不可能であれば、ビア形成にドライ・エッチング・プロセスも可能である。この工法は 10~15 $\mu\text{m}$  以下の中くらいのポリイミド厚を作るのに適当である。また良く用いられる  $\text{O}_2$  (二酸化化合物) を含んだ混合ガスを用いた、パラレル・プレート・リアクタ (平行平板型反応容器) もポリイミド絶縁体のエッチングに使用可能である。



【図 6】

高生産数多層製品の詳細図

(メタル層 3 層、絶縁層 2 層、メタル層間接続ビア)

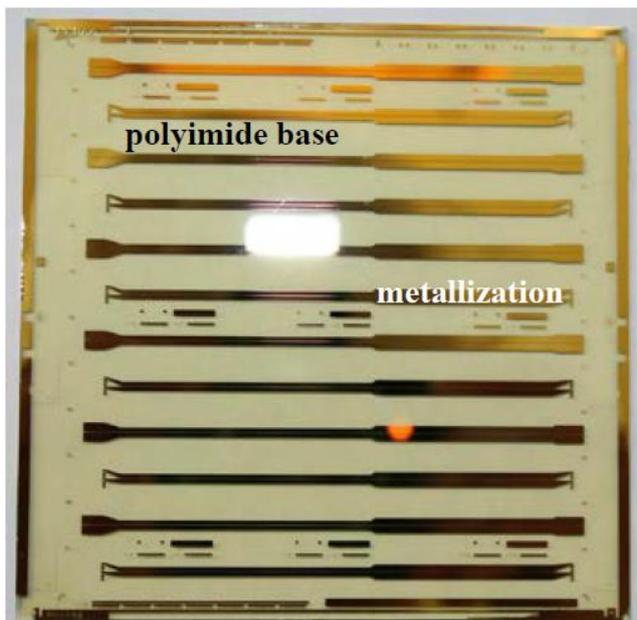
図6はメタル層3層、ポリイミド絶縁層2層からなるリジッド多層板の詳細図である。図から、ポリイミドで相互に絶縁、電気メッキされ積層された複数のメタル層の表面トポロジ（回路形式）を簡単に認識することができる。フレキ多層サブストレート製造の際には、このような課題さえも非常に重要になる。

### 3.2 医療用途フレキ多層板

信号引出用あるいはサブ・マウント用薄膜サブストレートでは、主要材料は自由に選択できる。これと比較して医療用途での材料選択では、一定の制約がある。電極やパターンとして選択可能かつ使用できるメタルは、例えばTi（チタン）、Au（金）、Pt（プラチナ）、TiN（ニッケル・チタン）に限定される。絶縁材料も全てが使えるわけでもない。この事実は、医療用多層サブストレート形成における使用可能なプロセスにも一定の制限を与えるものである。

もうひとつ付記すべきポイントは、完成している電気回路部分の物理的柔軟性である。加工処理中に全体構造を支持する必要があるため、一般的には一時的なキャリア（基台）の使用が必要になる。製造業者はこの特質を確保するために、適切な工法を保有している必要がある。

リジッド多層板とは異なり、「最終完成状態での物理的柔軟性」という必要性により、キャリア（基台）から全体構造を離脱させた後もその全体構造を支えられるように、フレキ多層加工は一般的に、厚さが一定に決まったポリイミド層の形成から始まる。また上記に示した加工後における全体構造の支持のため、ポリイミドの種類、厚さ、加工パラメータを機械的、電氣的、作業上などの観点から考慮しなければならない。



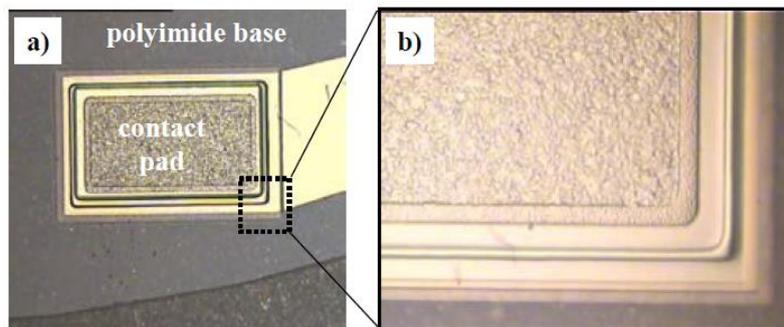
【図7】

4インチのリジッド・ガラス・キャリア・サブストレート上に最初のメタル層が蒸着された医療用フレキ多層板

図7は、4インチ・サイズの網膜インプラント用多層板ガラス・サブストレートで、最初に形成されたポリイミド層とメタル層が確認できる。このサブストレートは、人間の眼球にインプラントした際に、CMOS ビジョン IC と接続される周辺回路部分との再配線・接続性の確保ができるよう設計されたものである。

完成したフレキ・サブストレートは、3層のポリイミド（キャリアつまり基台用の1層、パッシベーションされた絶縁層2層）と、制御信号と電源供給のためのメタル層2層から構成されている。

図8でフレキ多層サブストレートの複雑さが認識できる。コンタクト・パッドの詳細写真から、完成したサブストレートにおける様々な層のようすをみることができる。図中の複数のコンタクト窓は、プラズマ・ドライエッチングであけられている。



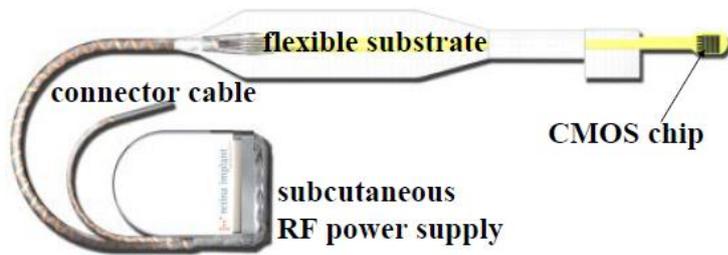
【図8】

コンタクト・パッドの詳細図  
a) 全体図  
b) メタルとポリイミド絶縁体積層がされた詳細図

図8(b)は、複数の層を形成した材料の積層状態を示している。それらはポリイミド1層目、メタル1層目、ポリイミド2層目、メタル2層目と、ポリイミドによる被覆層である。医療用インプラント用として信頼性の高いサブストレート製造には、クリーンな表面と適切なプロセス・コントロールが必須である。

#### 4. システム構成要素との組合せ

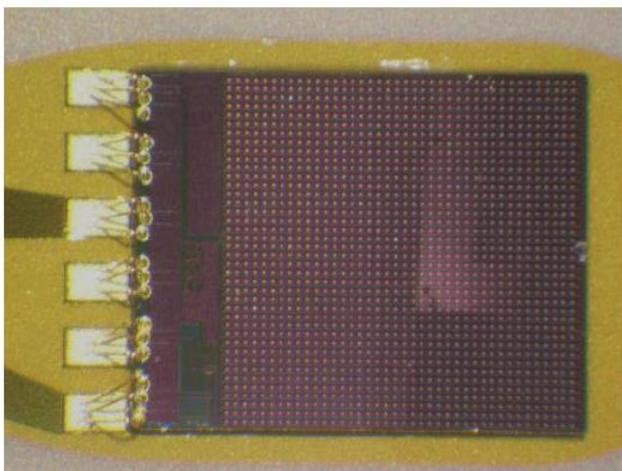
図9は網膜インプラント全体の様子であり、3つの主要部分から成り立っている。CMOS ビジョン・チップは画像認識と信号処理の基本的機能を備えている。フレキ・サブストレートは CMOS ビジョン・チップを保持し、眼球周辺に導かれる。高周波給電部分はシステムで直流成分の無い電源給電動作を可能にしている。これらによりインプラントとその周囲（人体）との化学的反応を最小限にできる。



【図 9】

高周波給電付きの網膜インプラント。人体（皮膚下）にインプラントされる複数のシステム構成要素が組み合わされている

フレキシブル・キャリア（基台）とチップとの電氣的接続は、3重化された6個のコンタクト・パッド各々にボンディングされた、Au（金）ワイヤを経由して実現されている（図10を参照）。これらの接続により電源供給とCMOSチップの制御が実現されている。



【図 10】

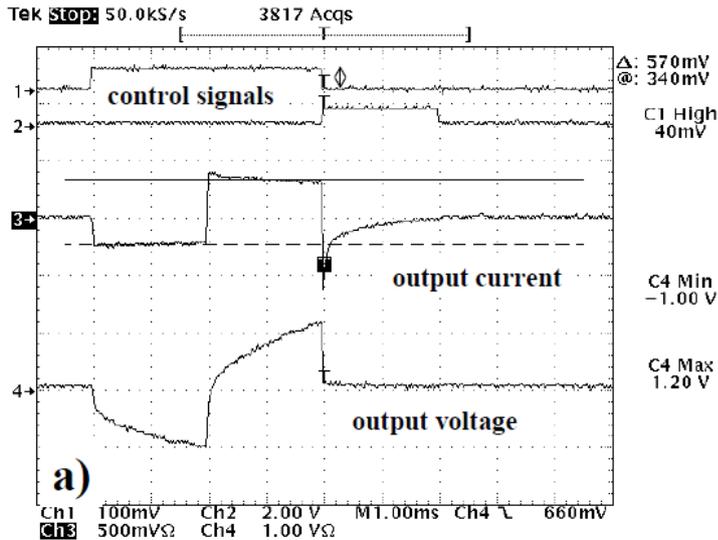
多層板上の CMOS チップ。電源供給と制御に使用される電気接続がみえる

このチップをシリコンでカプセルし、フレキ・ケーブル経由で皮膚下にある密閉された高周波給電回路との接続が実現可能であることが実証された（図9も参照）。

フレキ多層板へのシリコン・ケーブルの取付けは、フレキ・サブストレート側はワイヤ・ボンディングで、シリコン・ケーブル側はAu（金）ワイヤを溶接することで実現されている。これで個々の構成要素間で強力かつ信頼性のある接続を保證することができる。

## 5. 結果

再設計された新しい多層サブストレートにおける最初の実験は、良好かつ将来性の期待ができる結果を示した。ここでの重要な要点はパターンの電気抵抗で、ロスを最小にするため抵抗値は低く保たなければならない。もう一つの重要な要点は、直流成分のない電源供給（訳注：交流給電のため）であることによる、個々のパターン間の相互結合による静電容量である。この容量も最小限に保たなければならない。またこの容量問題は、メタル・パターンと絶縁層厚を適切に設計・制御することで対処をおこなうことになる。

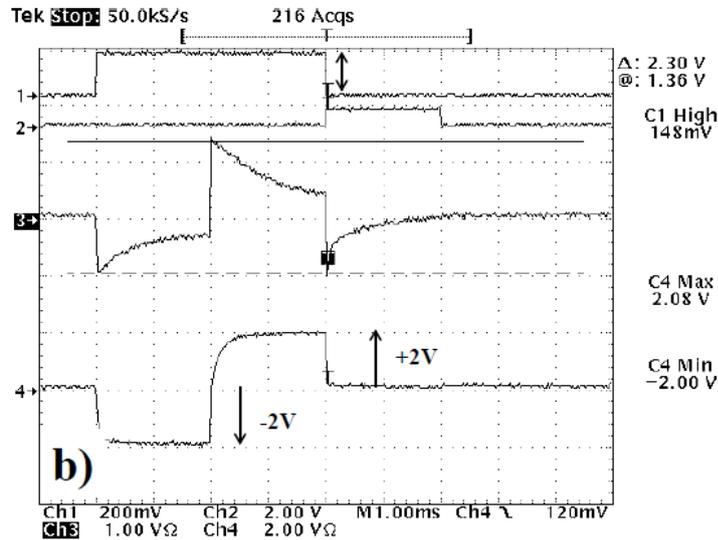


【図 11】

異なる入力条件で印可したときの CMOS ビジョン・チップの出力励起波形

(a)  $I_{IMP}$  が  $+7\mu\text{A} / -5\mu\text{A}$  での電流リミット、

(b)  $I_{IMP}$  が  $+28\mu\text{A} / -20\mu\text{A}$  での電流リミット



些細なことと思われるかもしれないが、もう一つのポイントは、接続パッド上でのワイヤ・ボンディング自体の能力である。このようなインプラントでの信頼性問題を考えると、これは重要なパラメータとして考慮すべきである。またシステム性能を実現するうえでは、物理的柔軟性も考慮に入れるべきことがらである。その理由として、物理的柔軟性がインプラント外科手術時のみならず、その後の人体内部での使用においても重要だからである。

RC (訳注: 抵抗とコンデンサ) 負荷モデルでの出力励起波形の例を図 11 に示す。CMOS チップの性能を証明するため、これら基本的な実験は周囲を光が照らす条件下で行われた。検討してきた設計により電荷平衡型の両極性信号出力が可能となり、眼球の生物学的インターフェースにつながり、まだ機能している細胞を活性できる。網膜細胞の電氣的励起に対する反応は、インパルスごとの注入電荷量に依存する。電氣的励起タイミングとチップ出力の振幅は制御信号  $I_{IMP}$  によって調整できる。

図 11 のように励起電圧・電流極性が変化するため、励起フェーズ完了後の全注入電荷量をゼロに調整することができる。神経層での慢性的な電荷蓄積を防ぐために、これは非常に重要なことである。詳しく述べると、最初のフェーズでは負電荷が注入され、次のフェーズで（与えられた電圧制限において利用可能な）最大限の正電荷が注入されるよう設計されている。最後に 3 番目フェーズとして負電荷の注入で励起サイクルが完了し、3 回の電荷注入の総計がゼロに近くなる。

回路の主要機能を実験するのに様々な条件を適用した。図 11(a)では比較的低い励起電流のため、出力電圧が三角波形状に近づいている。励起電流の振幅でこの励起強度は決定される。

図 11(b) では出力電圧が比較的早く最大電圧に到達している。その後に  $I_{IMP}$  を増加しても励起強度の増加にはつながらない。その理由は出力電圧が電源電圧振幅  $\pm 2V$  で制限されるためである。

## 6. まとめ

詳述した技術により、医療インプラント分野に対してフレキシブルでインプラント可能な多層サブストレートの新たな可能性が開かれる。網膜インプラントとしてその最初の用途例が示され、人々が視覚認知をある程度再獲得できる補助となるために使用されている。

新しい CMOS チップがこの目的のため開発された。直流成分なしに動作できるため、人体との相互反応を最小化できる。設計には長時間動作と高い励起効率という特別な考慮がなされ、患者の視覚を可能なかぎり改善することができる。

本稿では、将来性が期待される新しく卓越した試みがなされたシステムについて論じた。多数の盲目患者の将来の生活の助けとなれることを望みたい。

## 7. 謝辞

筆者らは本技術開発に対する Reinhardt Microtech 社の Cicor スタッフ、Retina Implant 社の協力、そして本稿出版に関して許可をいただいた経営層に感謝申し上げます。Au ワイヤ接続の協力をしてくれた EADS Ulm の Volker Burger 氏にも合わせて感謝申し上げます。

## 8. 参考文献

- [1] E. Zrenner: “Restoring neuroretinal function: new potentials”, Doc Ophthalmol, pp. 56 - 59, 2007
- [2] A. Rothermel, V. Wiczorek, L. Liu, A. Stett, M. Gerhardt, A. Harscher, S. Kibbel, “A 1600-pixel subretinal chip with DC-free terminals and  $\pm 2V$  supply optimized for long lifetime and high stimulation efficiency”, IEEE Int. Solid-State Circuits Conf. Dig. Tech. Papers, pp. 144 - 145, Feb. 2008
- [3] E. Feurer, B. Holl, J. Vanselow, K. Ruess, A. Kaiser, “Advanced Thin Film Substrates in Cu-AlN Technology”, Proceedings EMPC 2007 European Microelectronics and Packaging Conference, June 17 – 20, 2007, Oulu, Finland, pp. 522-525
- [4] A. Kaiser, J. Kusterer, K. Ruess, B. Holl, J. Vanselow, and E. Feurer, “Improved Thermal Management in High Power Applications by utilizing novel “Filled Via” Thin Film Substrate Technology”, Proceedings IMAPS 2007. The 40th International Symposium on Microelectronics, McEnery Convention Center - San Jose, California, USA, November 11-15, 2007
- [5] A. Kaiser, J. Kusterer, K. Ruess, B. Holl, J. Vanselow, and E. Feurer, “Solid Filled Via: Improved Interconnects for DC and RF Thin Film Applications”, Proceedings IMAPS/ACerS 4th International Conference and Exhibition on Ceramic Interconnect and Ceramic Microsystems Technologies (CICMT), Holiday Inn City Centre, Munich, Germany, April 21–24, 2008